

SC09785T D-12

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-047855

(43)Date of publication of application : 16.02.1990

(51)Int.Cl.

H01L 23/00

(21)Application number : 63-199219

(71)Applicant : NEC CORP

(22)Date of filing : 10.08.1988

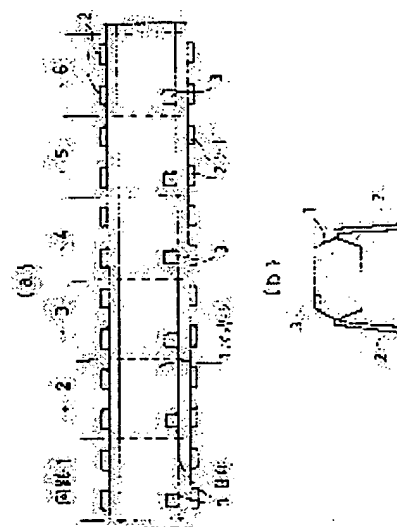
(72)Inventor : AKASE KAZUTOYO

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To facilitate the distinction of semiconductor devices and the confirmation of leads by forming a package of a plurality of the same circuits packaged in series in one resin mold and arranging marks corresponding to each circuit on the package to be cut by one or a plurality of circuits.

CONSTITUTION: A semiconductor device comprises a package 1 in which, for example, the same six circuits are arranged in series and integrally molded. Cutting the package 1 at the broken lines provides up to six semiconductor devices. Marks 3 are formed at the parts, corresponding to each circuit, of the upper surface of the package 1. For example, when the package 1 is cut by one circuit, one mark 3 exists on the upper surface of each package, and when the package 1 is cut by two circuits, two marks 3 exist on the upper surface of each package. The number of the circuits can be confirmed by confirming the number of the marks 3 to enable the judgement of the sort thereof.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-47855

⑬ Int. Cl.¹

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月16日

H 01 L 23/00

A

6412-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭63-199219

⑰ 出 願 昭63(1988)8月10日

⑱ 発 明 者 赤 瀬 一 豊 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 鈴木 章夫

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 同一の回路を複数個連続して1つのモールド樹脂で一体的にパッケージを形成し、かつこのパッケージを1つ又は複数個の回路を単位として切断する半導体装置において、前記パッケージには各回路に対応する複数個の目印を配列したことを特徴とする半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は樹脂モールド型半導体装置に関し、特に同一回路を複数個有するマルチ回路構成の半導体装置に関する。

(従来の技術)

従来、マルチ回路構成の半導体装置は、同一回路を複数個直列状態にかつ一体的に樹脂モールドした構成とされ、これを1個又は複数個の回路を単位として切断することにより、夫々1つの回路又

は複数個の回路を含む半導体装置として構成されている。この場合、従来の半導体装置では各回路に対応する目印等は設けてはおらず、そのパッケージの切断長さ等によって回路構成を判断する構成となっている。

(発明が解決しようとする課題)

上述した従来のマルチ回路構成の半導体装置では、外観上の特徴が存在しないため、1つの回路又は複数個の回路を単位として切断した後、これらの切断した半導体装置に対して検印を行う等のために各半導体装置を見分けようとした場合、半導体装置の長さやリード数から判断せざるを得ず、判断に熟練を要する等極めて難しいものとなっている。また、リードの位置を確認することも困難である。

本発明は一目で半導体装置の見分け及びリード位置の確認を容易に行うことができる半導体装置を提供することを目的としている。

(課題を解決するための手段)

本発明の半導体装置は、同一の回路を複数個連

繞して1つのモールド樹脂で一体的にパッケージを形成し、かつこのパッケージを1つ又は複数個の回路を単位として切断する半導体装置のパッケージに、各回路に対応する複数個の目印を配列している。

〔作用〕

上述した構成では、パッケージを切断したときにも、各回路に対応する目印がパッケージ面で確認でき、切断した半導体装置に含まれる回路数を確認して半導体装置の見分け及びリードの確認を容易に行うことが可能となる。

〔実施例〕

次に、本発明を図面を参照して説明する。

第1図は本発明の一実施例を示しており、第1図(a)は平面図、第1図(b)はその側面図である。この半導体装置は、6個の同一回路を直列配置して一体的に樹脂モールドしたパッケージ1を有しており、パッケージ1の側面からは各回路に対応する夫々複数本のリード2を突出した構成としている。この例では、図示破線的位置でパッ

ッケージ1を切断することにより、最大で6個の半導体装置を得ることができる。そして、このパッケージ1の上面には、1つの回路に対応する位置に、目印3を形成している。この目印3は、ここではパッケージ1の上面一部を凹設して他の面と区別できるように構成している。

なお、この目印3は、パッケージ1の上面と面に形成した上で、目印3の部分の表面荒さを他の部分と相違させることによっても構成できる。例えば、パッケージ1の表面全体を鏡面仕上げとし、目印3の表面を粗に形成すればよい。勿論、逆の表面状態としてもよい。

この構成によれば、例えば1つの回路を単位にしてパッケージ1を切断したときには、第2図(a)のように、半導体装置11のパッケージ上面に1つの目印3が存在される。また、2つの回路を単位にしてパッケージ1を切断したときには、第2図(b)のように、半導体装置12のパッケージ上面に2つの目印3が存在される。したがって、切断された後の半導体装置に対して、この目印3

の個数を確認することにより、その半導体装置に含まれる回路数を直ちに確認することができ、半導体装置の種類の判断を迅速に実行できる。

また、目印3の位置により複数本のリード2の位置を確認することも可能となる。

なお、目印3を利用して半導体装置の見分けやそのリード位置の確認を行うためには、目印3は1つの回路を含む半導体装置のパッケージの1/4以下の寸法で形成することが好ましい。また、目印3はパッケージの裏面側に設けてもよい。

〔発明の効果〕

以上説明したように本発明は、半導体装置のパッケージに、各回路に対応する複数個の目印を配列しているので、パッケージを切断したときにも、各回路に対応する目印をパッケージ面で確認することができ、切断した半導体装置に含まれる回路数を確認して半導体装置の見分け及びリード位置の確認を容易に行うことができる効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例を示しており、第1

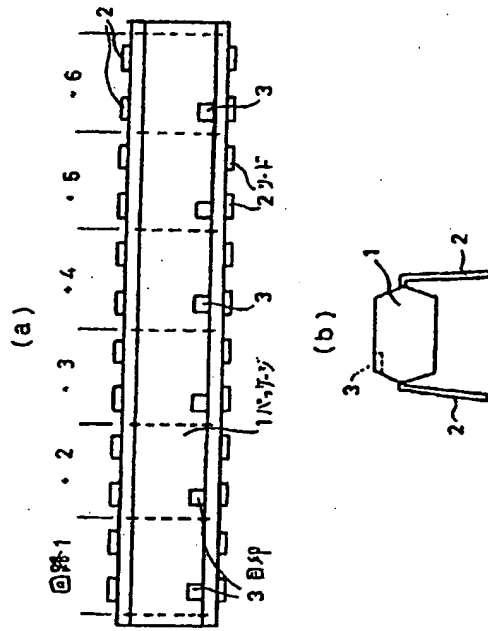
図(a)は平面図、第1図(b)は側面図、第2図(a)は1つの回路の単位で切断した半導体装置の平面図、第2図(b)は2つの回路の単位で切断した半導体装置の平面図である。

1…パッケージ、2…リード、3…目印、11、12…半導体装置。

代理人 弁理士 鈴木 章



第 1 図



第 2 図

